|  |  |
| --- | --- |
| 姓名：　　　　　　　报考专业：　　　　　　　　　　　准考证号码： | 密封线内不要写题 |

|  |
| --- |
| **2019年全国硕士研究生招生考试初试自命题试题**  科目名称：电子技术（√A卷□B卷）科目代码：825  考试时间：3小时 满分 150 分  可使用的常用工具：□无 √计算器 √直尺 □圆规（请在使用工具前打√） |
| 注意：所有答题内容必须写在答题纸上，写在试题或草稿纸上的一律无效；考完后试题随答题纸交回。  一、单项选择题(共10小题，每小题3分，共30分)  1. 某放大电路在负载开路时的输出电压为4V，接入12kΩ的负载电阻后，输出电压降为3V，这说明放大电路的输出电阻为（ ）。  A.10kΩ B.2kΩ C.4kΩ D.3kΩ  2. 下图1所示电路的基本参数计算中，错误的是（ ）  A. 输出电阻 B. 输入电阻  C. 反向端电压 D. 电压增益    图1 图2  3. 在上图2所示电路中，稳压管的稳定电压，最小稳定电流，输入电压，电阻，在稳定条件下的数值最大不应超过（ ）。  A．45 B．55 C．60 D．65  4. 选择（ ）可以抑制频率范围为2KHz~1MHz的信号。  A. 低通滤波电路 B.高通滤波电路  C. 带通滤波电路 D. 带阻滤波电路  5. 在整流电路中，设整流电路的输出电流平均值为，如果流过每只二极管的电流平均值，每只二极管的最高反压为，则这种电路是（ ）。  A. 单相半波整流电路 B. 单相全波整流电路  C. 单相桥式整流电路 D. 单相倍压整流电路  6. 以下使用不同数制表示的数字中，最小的一个是（ ）。  **A. (18)10 B. (0001 0011)2 C. (24)8 D. (15)16**  7. 某组合逻辑电路的输出表达式一定可以表示为，则它是一个（ ）。  A. 数据分配器 B. 数据选择器 C.编码器 D. 译码器  8. 以下关于正负逻辑问题的描述中，正确的是（ ）。  A. 有些问题只能用正逻辑解决而不能用负逻辑  B. 在工程实践中，不能采用负逻辑体制  C. 负逻辑中的高电平用1表示  D. 正逻辑中的“与非”逻辑在负逻辑中表现为“或非”逻辑  9. D触发器不具有以下哪个功能（ ）。  A. 保持 B. 置位 C. 复位 D. 翻转  10. 使用555定时器组成施密特触发器时，以下说法错误的是（ ）。  A. 输入信号同时从2、6号端口输入  B. 5号端口接小电容时，回差电压为  C. 7号引脚需要外接一个上拉电阻  D. 输出信号的占空比不可调  二、填空题(共12空，每空2分，共24分)  1. 当PN结加正向电压时，其耗尽区的厚度会变(1)（填“厚”或“薄”），耗尽区中的电场强度会(2)（填“增大”或“减小”），因而电阻的阻值(3)（填“增大”或“减小”）。  2. 在功率放大电路中，输入信号在整个周期内都有电流流过放大器件，这种工作方式通常称为(4)放大，其信号失真程度在各类功率放大电路中最(5)（填“大”或“小”），但功率转化效率最(6)（填“高”或“低”）。  3. 模拟信号转化为数字信号的过程通常需要经过“采样”、“量化”和 (7) 三个步骤。  4. 在传输门、漏极开路门、三态输出门中，能实现线与功能的是 (8) ，常用于总线传输结构中的是 (9) ，可用作双向模拟开关的是 (10) 。  5. 组合逻辑电路的基本电路单元是 (11) ，时序逻辑电路的基本电路单元是 (12) 。  三、计算与分析题(共6小题，共96分)  1. （20分）单管放大电路如图3所示，已知BJT的电流放大系数，。  (1)估算静态工作点Q；  (2)画出简化H参数小信号等效电路；  (3)估算BJT的输入电阻；  (4)若输出端接入的负载，计算及。    图3  2.（16分）电路如图4所示，、、为理想运放，设极间反馈为深度负反馈。求：  (1) 极间反馈的类型；  (2) 闭环增益；  (3) 闭环电压增益；  (4) 若断开，    图4  3. （12分）图5(a)的积分电路中，设运放是理想的，初始状态时，，,  (1)写出输出电压的表达式；  (2) 当输入电压的波形如图5(b)所示时，画出输出电压的波形图，并计算的幅值和回零时间。    图5  4. （16分）某组合逻辑电路逻辑图如图6所示，  (1) 根据图6写出L的逻辑表达式；  (2) 用卡诺图化简该表达式；  (3) 根据上述最简表达式判断该式是否存在竞争-冒险。若存在，试消除该竞争冒险。    图6  5. （16分）集成施密特触发器和4位计数器74LVC161组成的电路如图7所示。  (1)分别说明图中两部分电路的功能；  (2)画出图中74LVC161组成的电路的状态图；  (3)画出图中*v*a、*v*b和*v*o的对应波形。    图7  6. （16分）已知不可重复触发的集成单稳态触发器74121可以由或端口的下降沿触发，或者由端口的上升沿触发，其输出稳态为0，暂态为1。完整的功能表如表1所示。  表1 74121功能表    现将2个74121构成脉冲延时电路，如图8(a)所示。   1. 分析该电路的工作原理； 2. 若已知，试计算输出信号的上升沿相对于输入信号的上升沿的延时时间； 3. 若输入信号的波形如图8(b)所示，设的高电平脉宽小于延时时间，画出对应的和的波形示意图。     图8(a) 图8(b)  （试题完毕）  **2019年攻读硕士学位研究生入学考试试题答案**  科目名称：电子技术（√A卷□B卷）科目代码：825  一、单项选择题(共10小题，每小题3分，共30分)  1. C 2. A 3. B 4. D 5. C  6. A 7. B 8. D 9. D 10. D  二、填空题(共12空，每空2分，共24分)  1. (1) 薄 (2) 增大 (3) 减小  3. (4) 甲类 (5) 小 (6) 低  4. (7) 编码  5. (8) 漏极开路门 (9) 三态输出门 (10) 传输门  6. (11) 逻辑门 (12) 锁存器与触发器  三、计算与分析题(共6小题，共96分)  1．（20分）解：  (1) 估算Q点，  (2) 小信号等效电路如下图： 4分    (3)  (4)  2. （16分）解：  (1) 极间反馈的类型：电流并联负反馈 4分  (2) 闭环增益； 4分  (3) 闭环电压增益； 4分  (4) 断开； 4分  3.（12分）解：  (1) 4分  (2) 的波形如下图所示  4分  其中    解得 4分  4. （16分）解：  (1) 4分  (2) 卡诺图如下图    化简得 6分  (3) 当时，存在竞争冒险  采用添项法消除该竞争冒险得： 6分  5. （16分）解：  (1) 电路由脉冲产生电路和计数器两部分组成。集成斯密特触发器和R,C组成多谐振荡器,为计数器提供时钟脉冲。4位同步计数器74LVC161和与非门组成十进制加法计数器。  4分  (2) 状态图如下    该计数器模为10. 6分  (3) 图中*v*a、*v*b和*v*o的对应波形如下图所示  6分  6. （16分）解：  (1) 两片74121均为延迟功能，第1片74121由输入信号的上升沿触发，输出信号跳变为高电平，延迟时间后回到低电平。第2片74121由的下降沿触发，输出信号跳变为高电平，延迟时间后回到低电平。 6分  (2) 由上述分析得知，输出信号的上升沿相对输入信号的上升沿延迟了的时间，而 4分  (3) 波形示意图如下  6分 |